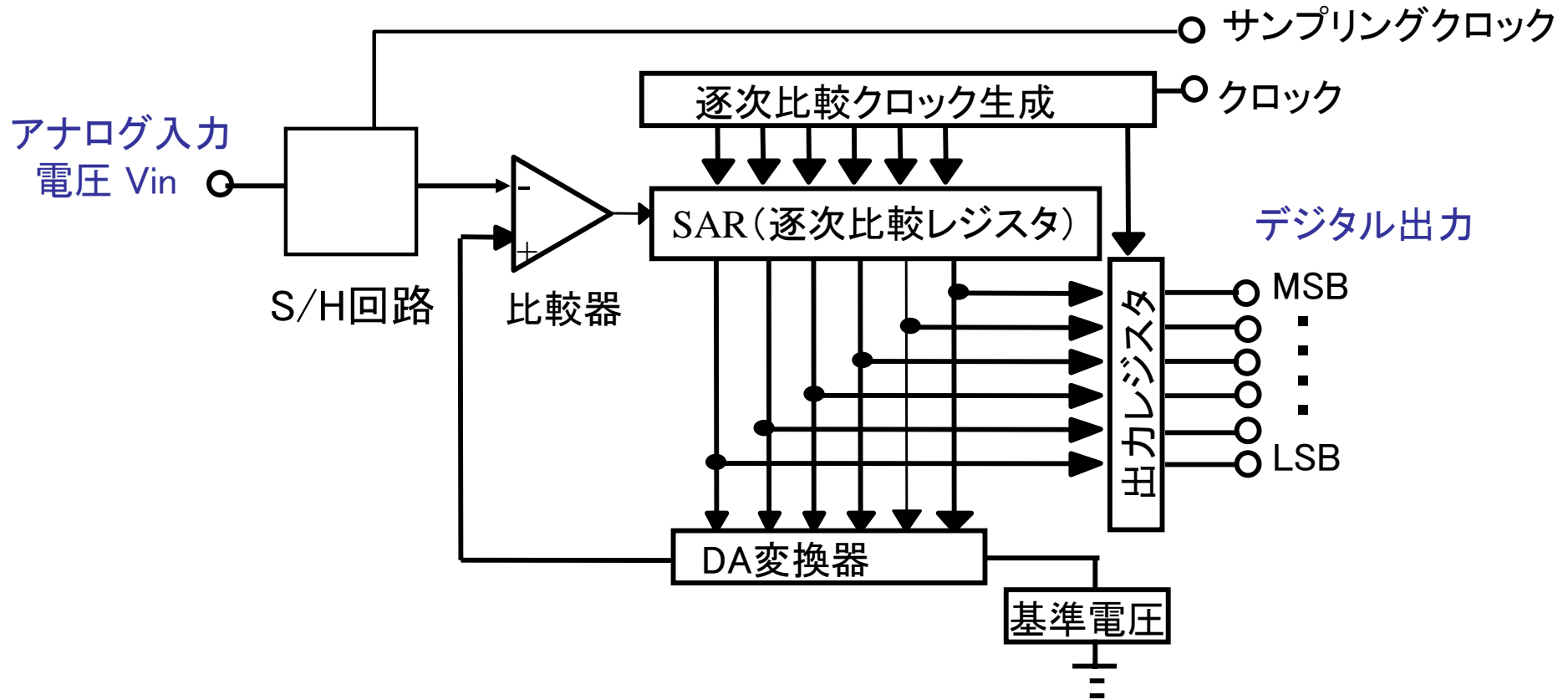


逐次比較型ADC(1)

回路構成



動作概要

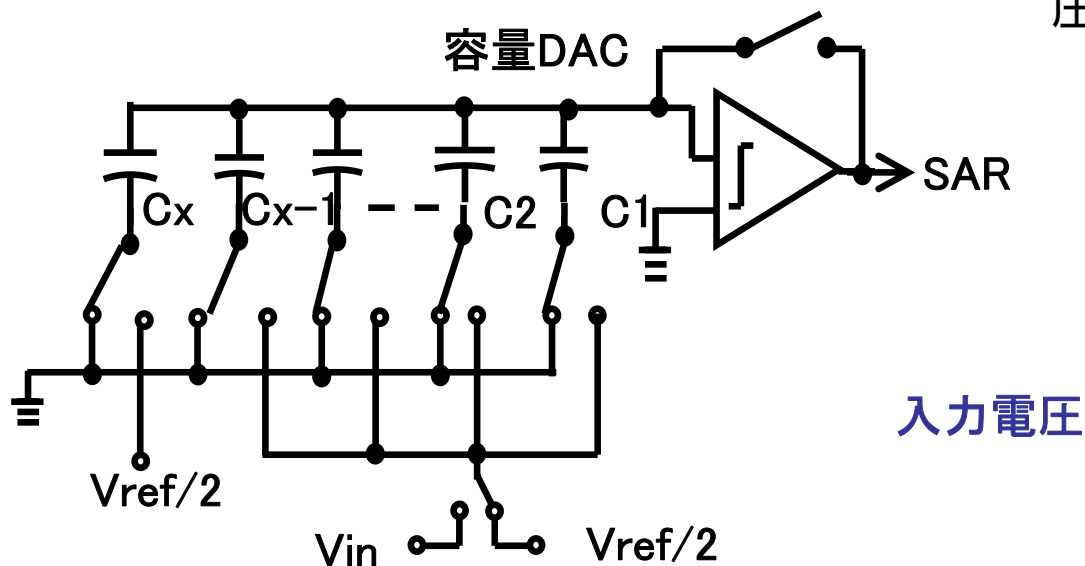
サンプルホールドされたアナログ入力電圧をDA変換器からの出力電圧に一致するように逐次比較してデジタル出力を決める方式

特徴

- ・高分解能実現可能
- ・高分解能化により変換速度が低下

逐次比較ADC(2)

容量アレイ型AD変換器の例



まず、帰還DA変換器が $1/2FS$ の電圧を発生し、サンプル・ホールドされた入力電圧とコンパレータで比較して、入力電圧 $>1/2FS$ なら最上位ビットを1、逆であれば0とする。

次に、DA変換器は $(1/2+1/4)FS$ の電圧を発生する、というように帰還DAが最上位から下位ビットまで電圧を発生していき逐次に比較を行っていく。

